Vorstellung
Bayerischer Forschungsverbund für Nanoelektronik

Heiner Ryssel, Doris Schmitt-Landsiedel
Lehrstuhl für Elektronische Bauelemente, Universität Erlangen-Nürnberg
Fraunhofer-Institut für Integrierte Systeme und Bauelementetechnologie (IISB), Erlangen

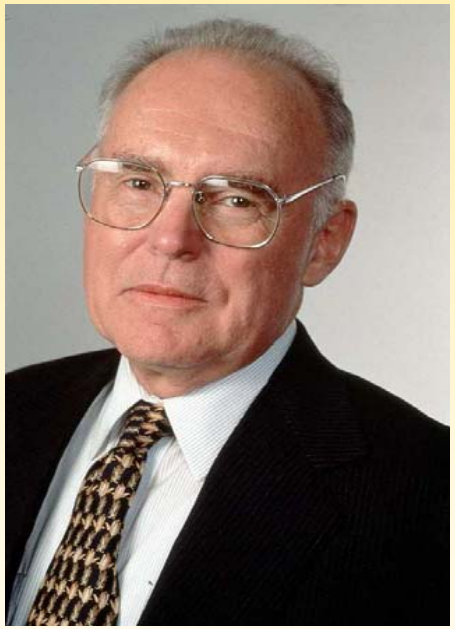
1. Bayerischer FORNEL-Workshop, 12. April 2005

- ❒ **Motivation – Warum Nanoelektronik?**
- ❒ Organisation und Themen des Verbundes

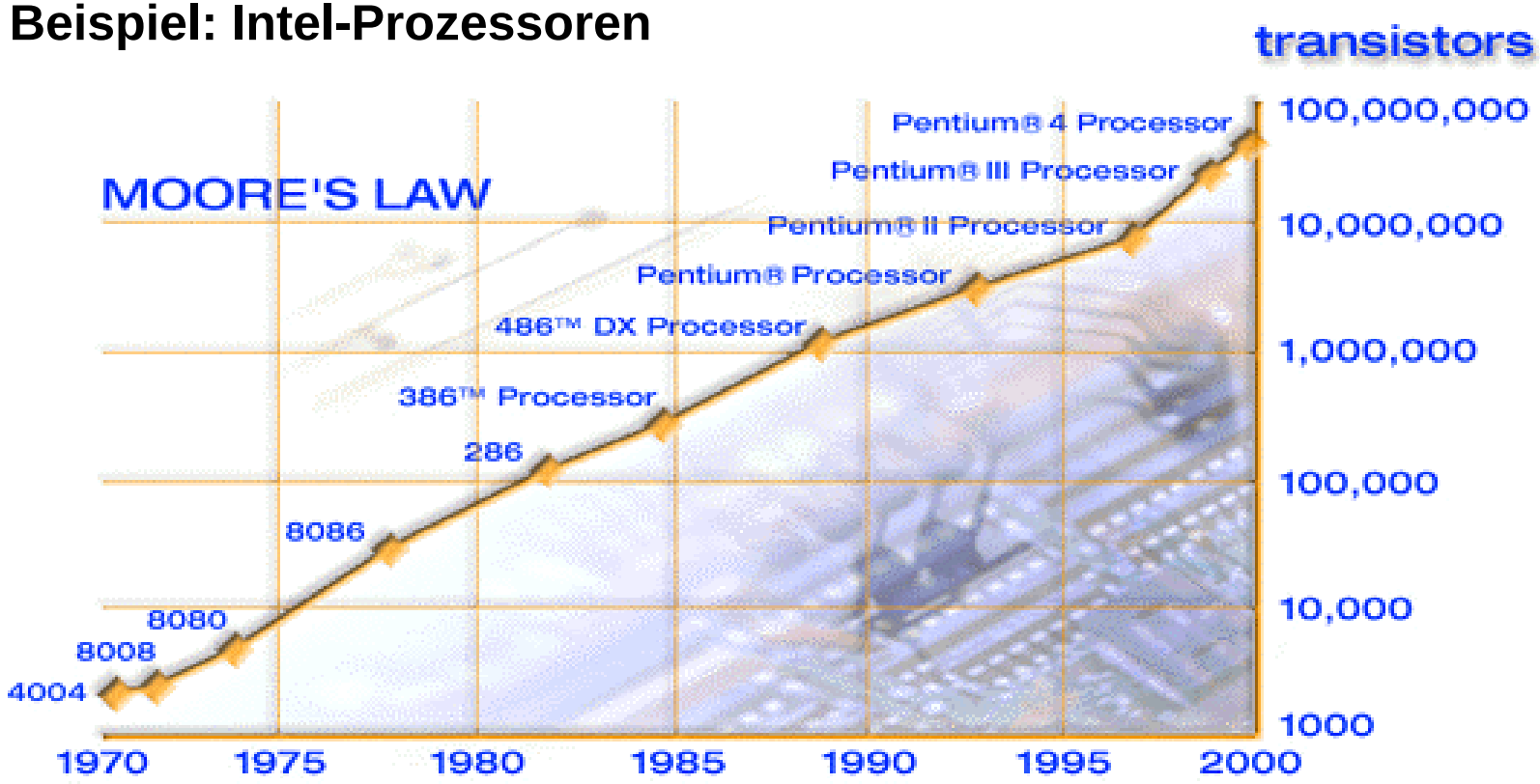
Das Mooresche Gesetz

- 1965 Moore´s Law:

  „Almost everything related to the semiconductor industry approximates a straight line when plotted on semi-log papers.“



Beispiel: Intel-Prozessoren



Das Mooresche Gesetz

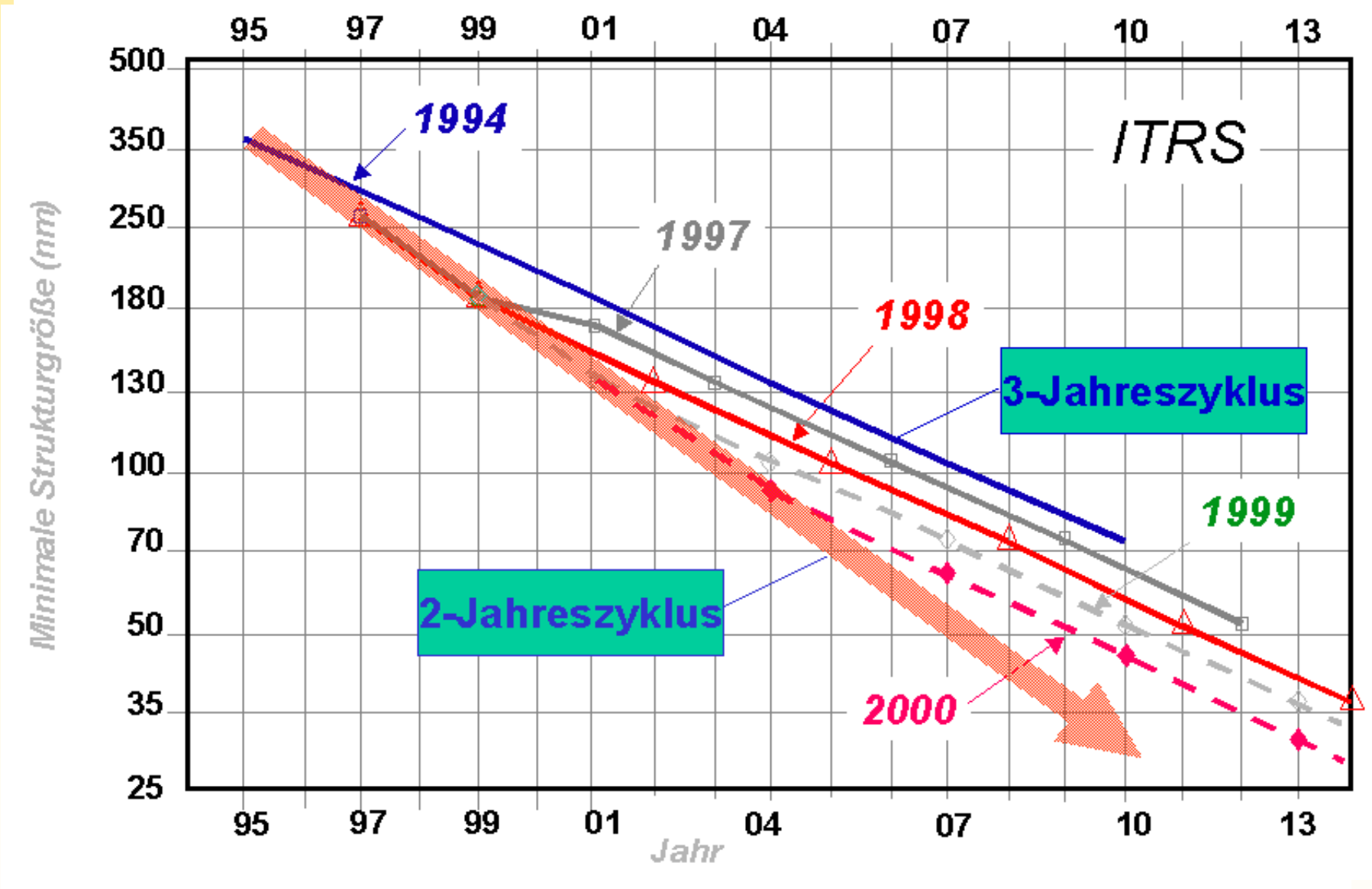
❒ Beispiel für Moore´s Law: DRAM-Speicherentwicklung

Zeit zwischen zwei Generationen beträgt 2-3 Jahre!

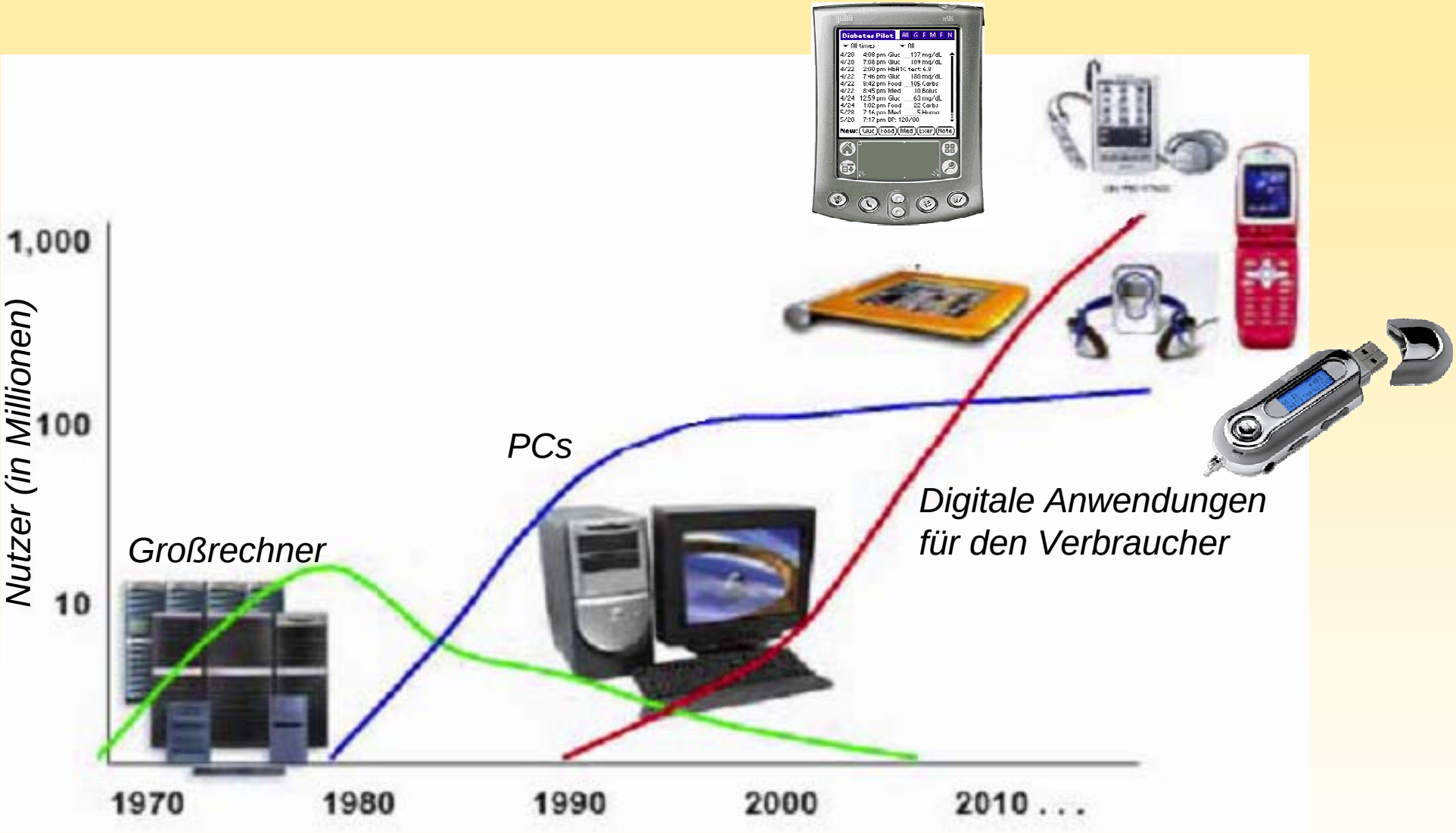
Zeit zwischen zwei Generationen	2-3 Jahre
Speicherkapazität	x 4 / Generation
Bauelemente / Chip	x 4 / Generation
Chipfläche	x 1,6 / Generation
Komplexität (Bauelemente / mm^2)	x 2,6 / Generation
Zahl der Prozessschritte	x 1,8 / Generation
Kleinste Struktur	**x 0,75 / Generation**

Vorgabe der Entwicklung durch die ITRS

International Technology Roadmap for Semiconductors



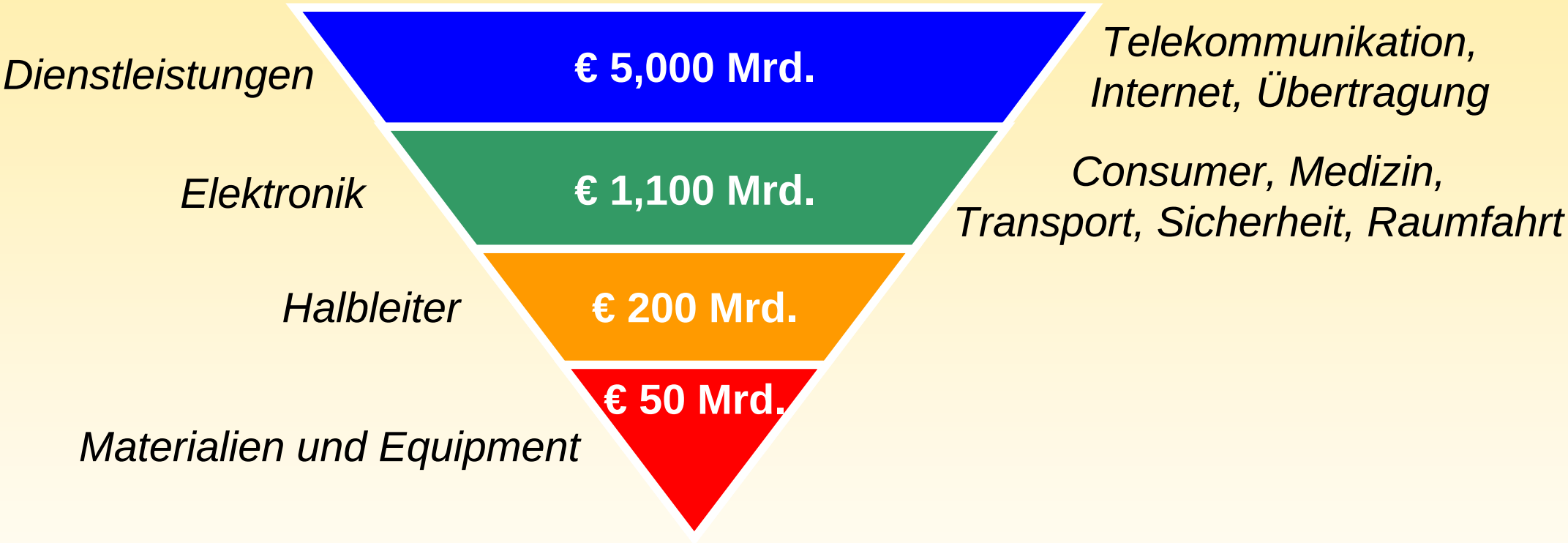
Nutzer von Mikro- und Nanoelektronik



Quelle: N.K. Wang
ISS Europe (2003)

Wirtschaftliche Bedeutung der Mikro- und Nanoelektronik

Weltweite Werte für 2004



Quelle: Medea+

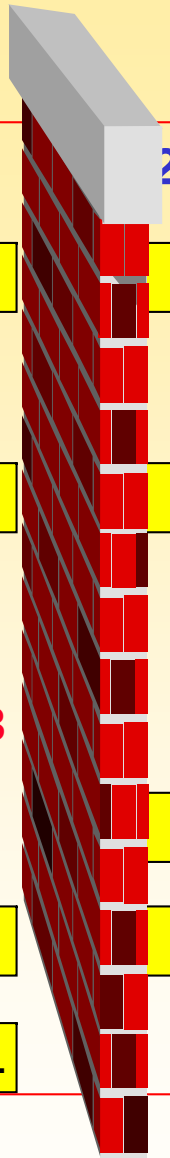
Nanoelektronik

- Die Mikroelektronik spielt eine bedeutende technische und auch gesellschaftliche Rolle
- Computer, Fernsehen, Auto, Mobiltelefon, GPS, Herzschrittmacher,...
- Als Schlüsseltechnologie und Innovationsmotor entscheidender wirtschaftlicher Faktor für einen Hochtechnologiestandort wie Bayern
- Weiterentwicklung der Mikroelektronik nach dem Mooreschen Gesetz
- Rasante Entwicklung der Mikroelektronik (Vorgabe durch ITRS) stößt an physikalische, technische und ökonomische Grenzen

Annäherung an die „Red Brick Wall“

Werte 2001

Produktionsjahr:	2001	2003	2005	2007	2010	2016
DRAM Half-Pitch [nm]:	130	100	80	65	45	22
Overlay Accuracy [nm]:	46	35	28	23	18	9
MPU Gate Length [nm]:	90	65	45	35	25	13
CD Control [nm]:	8	5.5	3.9	3.1	2.2	1.1
T_{OX} (equivalent) [nm]:	1.3-1.6	1.1-1.6	0.8-1.3	0.6-1.1	0.5-0.8	0.4-0.5
Junction Depth [nm]:	48-95	33-66	24-47	18-37	13-26	7-13
Metal Cladding [nm]:	16	12	9	7	5	2.5
Inter-Metal Dielectric K:	3.0-3.6	3.0-3.6	2.6-3.1	2.3-2.7	2.1	1.8



Nanoelektronik

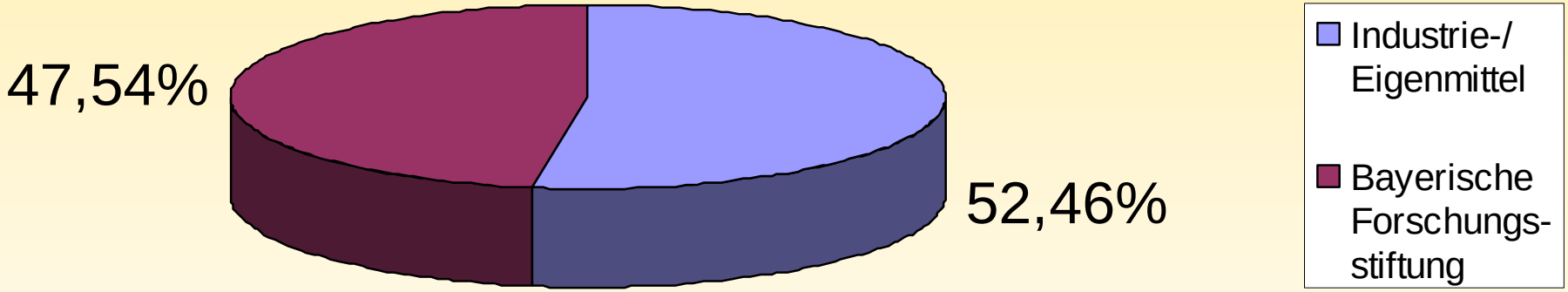
- Die Mikroelektronik spielt eine bedeutende technische und auch gesellschaftliche Rolle
- Computer, Fernsehen, Auto, Mobiltelefon, GPS, Herzschrittmacher,...
- Als Schlüsseltechnologie und Innovationsmotor entscheidender wirtschaftlicher Faktor für einen Hochtechnologiestandort wie Bayern
- Weiterentwicklung der Mikroelektronik nach dem Mooreschen Gesetz
- Rasante Entwicklung der Mikroelektronik (Vorgabe durch ITRS) stößt an physikalische, technische und ökonomische Grenzen
- Weiterentwicklung nach Vorgaben der ITRS mit den klassischen Technologien nur teilweise realisierbar
  - ➔ Technische Barrieren, neue Effekte, großteils noch keine Lösungsansätze
  - ➔ Steigende Kosten in Forschung und Produktion
- Übergang von der Mikro- zur Nanoelektronik
  - ➔ In vielen Punkten radikaler Technologiewechsel erforderlich (Prozesse, Materialien, Design)
  - ➔ Neue Probleme, aber auch neue Möglichkeiten (z.B. Quanteneffekte)

- ❒ Motivation – Warum Nanoelektronik?
- ❒ **Organisation und Themen des Verbundes**

Finanzierung und Laufzeit

Finanzierung:

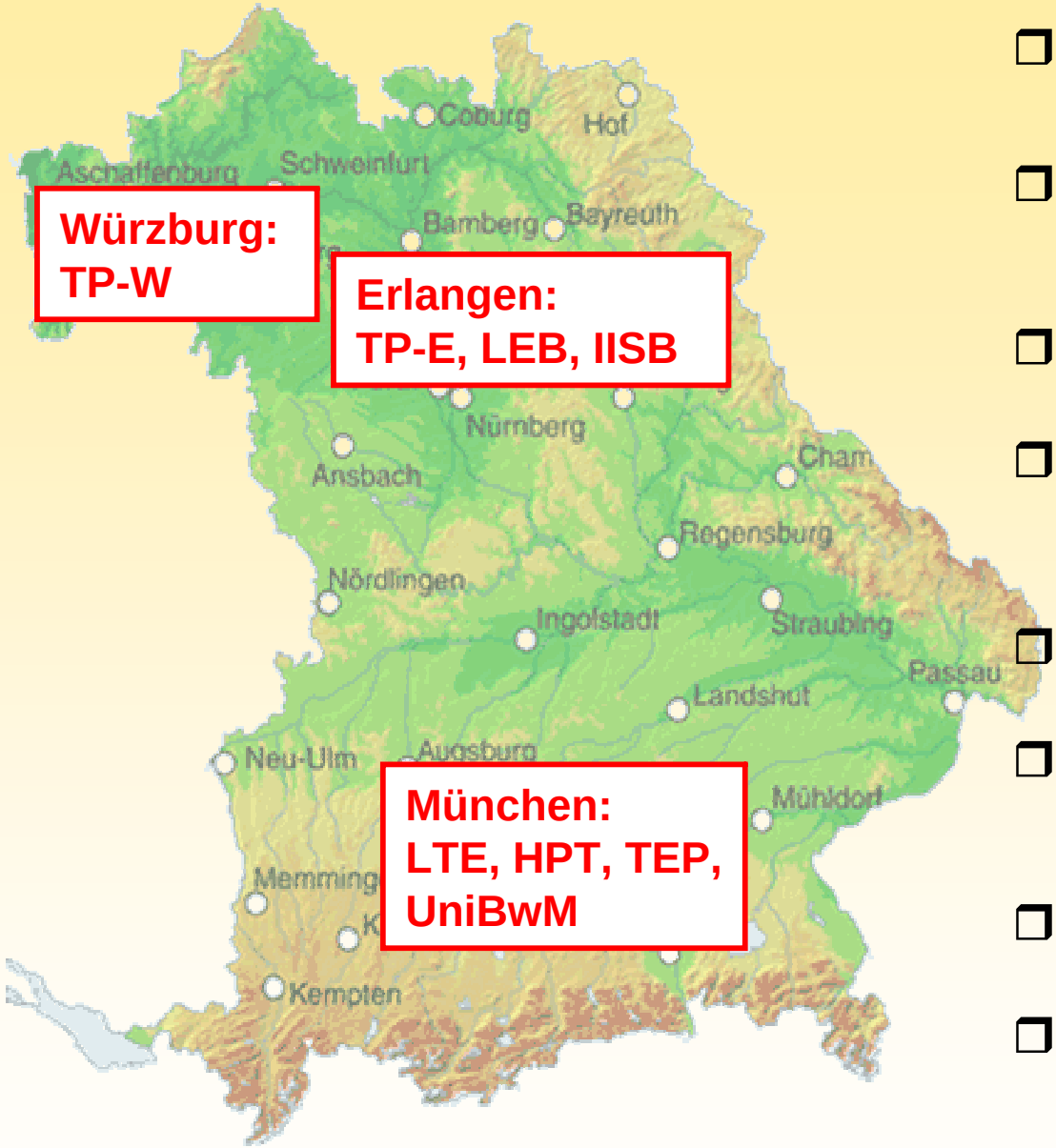
- ❒ Gesamtkosten: 4.375,4 T€
- ❒ Industriebeteiligung/Eigenmittel: 2.295,4 T€
- ❒ Fördermittel Bayerische Forschungsstiftung: 2.080,0 T€



Laufzeit:

- ❒ 3 Jahre für alle Teilprojekte
- ❒ Zeitraum: 01.07.2004 – 30.06.2007

Akademische Partner



- Lehrstuhl für Technische Physik (TP-W), Universität Würzburg, Prof. Forchel
- Institut für Technische Physik, Lehrstuhl für Experimentalphysik (TP-E), Universität Erlangen, Prof. Ley
- Lehrstuhl für Elektronische Bauelemente (LEB), Universität Erlangen, Prof. Ryssel
- Fraunhofer-Institut für Integrierte Systeme und Bauelementetechnologie (IISB), Erlangen, Prof. Ryssel
- Lehrstuhl für Technische Elektronik (LTE), TU München, Prof. Schmitt-Landsiedel
- Fachgebiet Halbleiterproduktionstechnik (HPT), Lehrstuhl für Technische Elektronik, TU München, Prof. Hansch
- Lehrstuhl für Technische Elektrophysik (TEP), TU München, Prof. Wachutka
- Institut für Physik, Universität der Bundeswehr München (UniBwM), Prof. Eisele

Industrielle Partner

- ATV Technologie GmbH, Vaterstetten
- Infineon Technologies AG, München
- KETEK GmbH, München
- Freescale Halbleiter Deutschland GmbH, München
- Nanoplus GmbH, Gerbrunn
- Siltronic AG, Burghausen
- Süss MicroTec AG, Garching
- TUI Laser AG, Germering

Sprecher und Geschäftstelle

- Sprecher FORNEL:
  Prof. Dr. Heiner Ryssel, LEB/IISB

- Stellv. Sprecherin FORNEL:
  Prof. Dr. Doris Schmitt-Landsiedel, LTE

Geschäftsstelle

- Geschäftsführer:
  Dr. Bernd Fischer, IISB

- Sekretariat:
  Frau Katja Walz, IISB

Ziele des Vorhabens

- Abdeckung von Schlüsselaspekten der Nanoelektronik anhand von ausgewählten Teilprojektthemen
  - ➔ Themenbereich I: Nanostrukturen
  - ➔ Themenbereich II: Nanobauelemente und -schaltungen
  - ➔ Themenbereich III: Querschnittsprojekt Simulation
- Synergieeffekte
  - ➔ Bündelung der Kompetenzen der Partner
  - ➔ Gegenseitige Nutzung von Techniken und Infrastruktur
  - ➔ Verstärkter Dialog zwischen Forschung und Industriepartnern
- Transfer in industrielle Produkte und Anwendungen
  - ➔ Nutzung völlig neuer Technologien und Konzepte
  - ➔ Rasche und anwendungsorientierte Umsetzung
  - ➔ Wertschöpfung durch bayerische Unternehmen
  - ➔ Realisierbarkeit durch Minderung des fachlichen und wirtschaftlichen Risikos für die Unternehmen

Übersicht Teilprojekte (1)

Themenbereich I: Nanostrukturen

- **Teilprojekt I.1:**
  Atomar-selbstregelnde Abscheidung von Siliciumnitridschichten
  Partner: HPT, TP-E, ATV Technologie GmbH

- **Teilprojekt I.2:**
  Atomar kontrollierte Synthese von alternativen Gate-Dielektrika
  Partner: TP-E, HPT, ATV Technologie GmbH

- **Teilprojekt I.3:**
  Photonenaktivierte Reinigungs- und Abscheideprozesse
  Partner: UniBwM, Freescale GmbH, Siltronic AG, TUI Laser AG

- **Teilprojekt I.4:**
  Nanoimprint-Lithographie
  Partner: LEB, IISB, Süss MicroTec AG

Übersicht Teilprojekte (1)

Themenbereich I: Nanostrukturen

- **Teilprojekt I.1: Atomar-selbstre**
  Partner: HPT, TP

  ➔ A. Rangelov „Atomic Layer Deposition: Prozesse und Reaktor“
  ➔ B. Fabel „MOSFETs mit high-k Gate-Dielektrika“
  ➔ K. Gao „Interface of Al2O3 on Silicon by Atomic Layer Deposition“

- **Teilprojekt I.2: Atomar kontrolli**
  Partner: TP-E, HP

  ➔ T. Seyller „Wasserstoff an SiC Oberflächen und Grenz-flächen: strukurelle und elektronische Aspekte

- **Teilprojekt I.3: Photonenaktivie**
  Partner: UniBwM

  ➔ A. Aßmuth „Erzeugung von reaktivem Wasserstoff zur Oberflächenbehandlung“

- **Teilprojekt I.4: Nanoimprint-Litl**
  Partner: LEB, IISI

  ➔ H. Schmitt „Molds for Imprint Lithography“

Übersicht Teilprojekte (2)

Themenbereich II: Nanobauelemente und -schaltungen

- **Teilprojekt II.1:**
  Quantenmechanische und ballistische Nanobauelemente auf Siliciumbasis
  Partner: UniBwM, KETEK GmbH, Freescale GmbH

- **Teilprojekt II.2:**
  Analogschaltungen mit Tunneltransistoren
  Partner: LTE, TEP, Infineon Technologies AG

- **Teilprojekt II.3:**
  Nanotransistoren auf der Basis ballistischer Y-Schalter
  Partner: TP-W, TEP, Infineon Technologies AG, Nanoplus GmbH

Themenbereich III: Querschnittsprojekt Simulation

- **Teilprojekt III**
  Physikalische Modellierung und numerische Simulation von Nanostrukturen
  Partner: LTE, TP-W, Infineon Technologies AG

Übersicht Teilprojekte (2)

Themenbereich II: Nanobauelemente und -schaltungen

- **Teilprojekt II.1: Quantenmechan**
  Partner: UniBwM
  ➔ T. Sulima „Vertikale Nanobauelemente“

- **Teilprojekt II.2: Analogschaltun**
  Partner: LTE, TE
  ➔ M. Fulde „Schaltungen mit Tunnel-FETs“

- **Teilprojekt II.3: Nanotransistore**
  Partner: TP-W, T
  ➔ D. Hartmann „Memory Function of Feedback Coupled Single Y-branch Switches“

Themenbereich III: Querschnittsprojekt Simulation

- **Teilprojekt III Physikalische M**
  Partner: LTE, TP-
  ➔ G. Wachutka „Simulation von Nanobauelementen“

Danksagung

Der Dank der Sprecher und der Geschäftsführung von FORNEL gilt...

- ...den akademischen Partnern für Ihre Mitwirkung bei FORNEL und bei diesem Workshop
- ...speziell Prof. Walter Hansch und dem Lehrstuhl für Technische Elektronik, TU München, für die Organisation dieses Workshops
- ...den industriellen Partnern für ihr großes Interesse und die fachliche und finanzielle Beteiligung an FORNEL
- ...den heutigen Rednern aus Forschung und Industrie
- ...der Arbeitsgemeinschaft der bayerischen Forschungsverbünde, abayfor, für die bereitwillige Hilfe bei der Öffentlichkeitsarbeit für FORNEL
- ...der Bayerischen Forschungsstiftung für die umfangreiche Unterstützung bei allen organisatorischen Fragen und die Förderung von FORNEL
- **...Ihnen für Ihr Interesse an diesem Workshop**

1. Bayerischer FORNEL-Workshop

09:30 Ankunft und Empfang

10:00 **Begrüßung**
W. Hansch, Lehrstuhl für Technische Elektronik, Technische Universität München

10:05 **Vorstellung des Bayerischen Forschungsverbundes für Nanoelektronik (FORNEL)**
H. Ryssel, Lehrstuhl für Elektronische Bauelemente, Universität Erlangen-Nürnberg

10:25 **Erzeugung von reaktivem Wasserstoff zur Oberflächenbehandlung**
A. Aßmuth, Institut für Physik, Universität der Bundeswehr München

10:50 **Molds for Imprint Lithography**
H. Schmitt, Lehrstuhl für Elektronische Bauelemente, Universität Erlangen-Nürnberg

11:15 **Atomic Layer Deposition: Prozesse und Reaktor**
V. Rangelov, ATV Technologie GmbH, Vaterstetten

11:40 **Interface of Al_2O_3 on Silicon by Atomic Layer Deposition**
K. Gao, Institut für Technische Physik II, Universität Erlangen-Nürnberg

12:05 **Wasserstoff an SiC Oberflächen und Grenzflächen: strukturelle und elektronische Aspekte**
T. Seyller, Institut für Technische Physik II, Universität Erlangen-Nürnberg

12:30 Mittagsbuffet

1. Bayerischer FORNEL-Workshop

13:30 **Elektrische und physikalische Charakterisierung von Haftstellen in dielektrischen Schichten**
O. Klar, M. Jank, Lehrstuhl für Elektronische Bauelemente, Universität Erlangen-Nürnberg

13:55 **Herstellung und Untersuchung von Metall-Isolator-Halbleiter(MIS) Kondensatoren mit hoch-epsilon Isolatorschichten auf Germanium**
T. Dirnecker, Lehrstuhl für Elektronische Bauelemente, Universität Erlangen-Nürnberg

14:20 **MOSFETs mit high-k Gate-Dielektrika**
B. Fabel, Lehrstuhl für Technische Elektronik, Technische Universität München

14:45 **Simulation von Nanobauelementen**
G. Wachutka, A. Heigl, Lehrstuhl für Technische Elektrophysik, Technische Universität München

15:10 **Vertikale Nanobauelemente**
T. Sulima, Institut für Physik, Universität der Bundeswehr München

15:35 **Memory Function of Feedback Coupled Single Y-branch Switches**
D. Hartmann, Lehrstuhl für Technische Physik, Universität Würzburg

16:00 **Schaltungen mit Tunnel-FETs**
M. Fulde, T. Nirschl, D. Schmitt-Landsiedel, Lehrstuhl für Technische Elektronik, Technische Universität München

16:30 Ende des 1. Bayerischen FORNEL-Workshops